

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-148605
(43)Date of publication of application : 30.05.2000

(51)Int.Cl. G06F 13/00
G06F 13/38
G09G 3/20

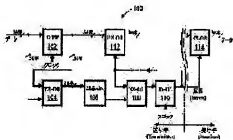
(21)Application number : 10-314681 (71)Applicant : INTERNATL BUSINESS MACH CORP
<IBM>
(22)Date of filing : 05.11.1998 (72)Inventor : YAMASHITA HIROSHI
NAKANO MASASHI

(54) METHOD AND DEVICE FOR DATA TRANSFER DECREASING DATA VARIATION QUANTITY

(57)Abstract:

PROBLEM TO BE SOLVED: To effectively decrease quantity of data variation by a relatively small scale additional circuit by specifying data lines divisionally by blocks, obtaining a redundant control signal from whether or not the majority decision result of data transition in a block has priority, and using it as inversion information.

SOLUTION: A D-FF(data flip-flop circuit or data latching circuit) 102 latches input data. Then EX-OR(exclusive OR) 104 compares it with the last data to make a 36-bit MAJORITY(majority decision) 106. The decision result is EX-ORed 108 with the last Invert signal and a D-FF(data flip-flop circuit or data latch circuit) 110 times the result to the data of the D-FF 102, EX-ORs 112 it with the 36-bit data, and inverts the data according to the Invert. The processed (inverted) data can be restored by subjecting them to EX-OR 114 with the Invert.



LEGAL STATUS

[Date of request for examination] 27.12.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3258283

[Date of registration] 07.12.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(51)Int.Cl. ⁷	識別番号	F I	テマコード(参考)
G 0 6 F 13/00	3 0 1	C 0 6 F 13/00	3 0 1 S 5 B 0 7 Y
	13/38		3 2 0 Z 5 B 0 8 3
G 0 9 G 3/20	6 1 1	G 0 9 G 3/20	6 1 1 C 5 C 0 8 0
	6 3 3		6 3 3 P

審査請求 有 請求項の数12 O L (全 10 頁)

(21)出願番号 特願平10-314681

(22)出願日 平成10年11月5日(1998.11.5)

(71)出願人 390009531

インターナショナル・ビジネス・マシーン
ズ・コーポレーション
INTERNATIONAL BUSIN
ESS MACHINES CORPO
RATION
アメリカ合衆国10504、ニューヨーク州
アーモンク (落地名なし)

(72)発明者 山下 浩史

神奈川県大和市下鶴間1623番地14 日本ア
イ・ビー・エム株式会社 大和事業所内

(74)代理人 100086243

弁理士 坂口 博 (外1名)

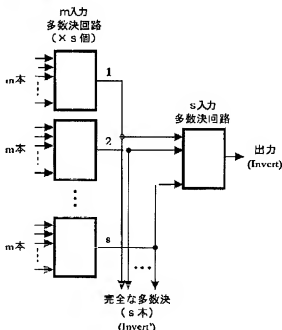
最終頁に続く

(54)【発明の名称】 データ変化量を削減するデータ転送方法および装置

(57)【要約】

【課題】 データ転送においてEMI 輻射を削減する工夫として、効率的に、データ変化量を削減すること、データ全部あるいは一部を反転させて変化量を削減すること、及び、その変化量の判定方法およびその利用方法についての新規な技術を提供すること。

【解決手段】 LCD表示装置のデータ線などにおいてn本のデータ転送についてそのデータ変化量を評価する場合には、nビットの多数決判定を非常に短時間で行う必要があったが、nが大きくなると多数決判定回路規模自体が加速度的に巨大になってしまう。これを避けるために、本発明ではn本をより小さなm本単位のs個のブロックに分けて(n=m×s)、このブロック単位でもって多数決を判定し、その結果であるs個の情報に対してさらに多数決判定を行うように簡素化する。これによって、非常に小規模な高速な判定回路を実現でき、ひいては実現可能なコストをもって、データ変化量の削減による不要輻射の減少、データ変化量の削減による消費電力の削減、等の効果を得ることができる。



【特許請求の範囲】

【請求項1】 n 本（ここで n は自然数）のデータ線を利用して、データ転送を行う方法であって、
 n 本のデータ線のうちから当該 n より少ない数の複数本のデータ線を含む少なくとも1個のブロックを特定するステップと、

当該特定されたブロック内には含まれることのない他の残りのデータ線とは別個に、当該特定された少なくとも1個のブロック内に含まれる複数本のデータ線について、個々のデータ線ごとに送られてくるデータに遷移があるか否かについて多数決判定する第1の判定ステップと、

当該第1の判定ステップにおいて多数決判定がされて得られた結果と、当該特定されたブロック内には含まれることのない他の残りのデータ線とについて、又は、当該第1の判定ステップにおいて多数決判定がされて得られた結果と、他の残りのデータ線についての多数決判定によって得られた結果とについて、送られてくるデータ又は送られてくる結果に遷移があるか否かについてさらに多数決判定する第2の判定ステップと、を有していて、各判定ステップにおいて、多数決判定において優位な判定が得られる場合には、データの極性(polarity)を真(True)であると判定してその結果とし、

各判定ステップにおいて、多数決判定において優位な判定が得られない場合には、多数決判定において優位な判定が得られる場合は反対に、データの極性(polarity)を偽(False)であると判定してその結果とし、

さらに、データの極性(polarity)が真(True)であるとする判定結果が得られる場合には、当該多数決判定の対象となったデータ全体を反転(invert)させるステップと、

データの極性(polarity)についての情報を、冗長な制御信号(Invert)として前記 n 本のデータ線とは別個に用意された少なくとも1本の追加データ線を利用して転送するステップと、

データの転送後において、冗長な制御信号(Invert)として転送されてくるデータの極性(polarity)についての情報に従って、データの極性(polarity)が真(True)であることによって反転されているデータから、元のデータを復元するステップと、を有することを特徴とする、方法。

【請求項2】 n 本のデータ線のうちから n 本より少ない数の複数本のデータ線を含む少なくとも1個のブロックを特定するステップが、

n 本のデータ線を、より小さな m 本単位の s 個のブロックに分けること（ $n = m \times s$ ）によって特定されるステップを有することを特徴とする、請求項1記載の方法。

【請求項3】 さらに、各ブロック毎に冗長な制御信号(Invert')を個別に得るステップと、を有することを特徴とする、請求項2記載

の方法。

【請求項4】 第1の判定ステップにおいて各ブロック毎に個別に得られた冗長な制御信号(Invert')を、データ転送を行う前に、データの多数決判定の結果の見直しとしてデータの反転についての情報として利用することを特徴とする、請求項3記載の方法。

【請求項5】 さらに、第2の判定ステップにおいて得られた冗長な制御信号(Invert')を、冗長な制御信号(Invert')との関係において、データ転送を行う前に、データの多数決判定の結果の見直しとしてデータの反転についての情報として利用することを特徴とする、請求項4記載の方法。

【請求項6】 RGBそれぞれを単位とした少なくとも3個のブロックに分けることを特徴とする、請求項2乃至5記載の方法。

【請求項7】 n 本（ここで n は自然数）のデータ線を利用して、データ転送を行うことができる装置であって、

n 本のデータ線を有していて、
 n 本のデータ線のうちから当該 n より少ない数の複数本のデータ線を含む少なくとも1個のブロックが特定されていて、

当該特定されたブロック内には含まれることのない他の残りのデータ線とは別個に、当該特定された少なくとも1個のブロック内に含まれる複数本のデータ線について、個々のデータ線ごとに送られてくるデータに遷移があるか否かについて多数決判定できる第1の判定装置と、

当該第1の判定装置において多数決判定がされて得られた結果と、当該特定されたブロック内には含まれることのない他の残りのデータ線とについて、又は、当該第1の判定装置において多数決判定がされて得られた結果と、他の残りのデータ線についての多数決判定によって得られた結果とについて、送られてくるデータ又は送られてくる結果に遷移があるか否かについてさらに多数決判定することができる第2の判定装置と、を有していて、

各判定装置において、多数決判定において優位な判定が得られる場合には、データの極性(polarity)を真(True)であると判定してその結果とすることができ、

各判定装置において、多数決判定において優位な判定が得られない場合には、多数決判定において優位な判定が得られる場合は反対に、データの極性(polarity)を偽(False)であると判定してその結果とすることができ、

さらに、データの極性(polarity)が真(True)であるとする判定結果が得られる場合には、当該多数決判定の対象となったデータ全体を反転(inversion)させる装置と、

データの極性(polarity)についての情報を、冗長な制御信号(Invert)を転送できるように前記 n 本のデータ線とは別個に用意されている、少なくとも1本の追加データ

線と、データの転送後において、請求項8記載の信号(Invert)として転送されてくるデータの極性(polarity)についての情報に従って、データの極性(polarity)が真(True)であることによって反転されているデータから、元のデータを復元する装置と、を有することを特徴とする、装置。

【請求項8】 n本のデータ線のうちからn本より少ない数の複数のデータ線を含む少なくとも1個のブロックを特定されている状態が、

n本のデータ線を、より小さなm本単位のs個のブロックに分けること ($n = m \times s$) によって特定されていることを特徴とする、請求項7記載の装置。

【請求項9】 さらに、各ブロック毎に冗長な制御信号(Invert')を個別に得ていることを特徴とする、請求項8記載の装置。

【請求項10】 第1の判定装置において各ブロック毎に個別に得られた冗長な制御信号(Invert')を、データ転送を行う前に、データの多数決判定の結果の見直しとしてデータの反転についての情報として利用する装置を有することを特徴とする、請求項9記載の装置。

【請求項11】 さらに、第2の判定装置において得られた冗長な制御信号(Invert')を、冗長な制御信号(Invert')との関係において、データ転送を行う前に、データの多数決判定の結果の見直しとしてデータの反転についての情報として利用する装置を有することを特徴とする、請求項10記載の装置。

【請求項12】 請求項7乃至11記載の装置を含む、液晶表示(LCD) モジュール。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、一般的には、コンピュータやその関連機器の内部において複数のデータ線が利用されているデータの平行な転送処理に関わるものであり、より具体的には、複数のデータ線(バス等)を通じて平行に信号を転送する場合において、効率的な多数決判定に従ってデータを反転させてデータ変化量(データ遷移の数)を削減することに関する。

【0002】

【従来の技術】 コンピュータやその関連機器の内部においては、きわめて広い範囲でデータ転送(data transfer)が行われており、多くのデータを大量にかつ高速に処理する必要から、一般に、多数のデータ線を通じてデータとしての信号が平行に(パラレルに: in parallel)転送されて処理されている。より具体的には、複数本であるn本(nは自然数)のデータ転送に際しては、n本のデータ線が用意されて、これらの上に時系列的に変化していくn本分(n系統)のデータを乗せていくという態様によって、送り手側(transmitter)から受け手側(receiver)へと平行にデータが転送される。

【0003】 時系列的に変化していくデータとは、ディ

ジタル量として0と1との間での遷移を伴うデータである。なお、これら0と1との間の区別は、例えば、所定の電圧レベル以下は0として、所定の電圧レベル以上は1とすることによって区別される。

【0004】 このように時系列的に変化していく複数のデータを転送するために用意されるデータ線の集合は、データ転送におけるデータ転送幅を形成するが、一般にはバスと呼ばれている。バスは、ハードウェアとして、広義には信号の転送が可能な全ての信号伝達媒体及び配線を含むことになり、狭義にはワイヤの集合としてインターフェイス・ケーブル等と呼ばれる分離可能な部品(コネクタ等を含む場合もある)として把握できるものがある。

【0005】 データ転送に伴って電磁波の不要な放射(輻射)が生じてしまうことはよく知られている。従って、不要な放射(輻射)が電子機器内部の他の構成要素さらには周辺の電子機器に対して障害を与える可能性については注意が払われてきている。このような不要な輻射を防ぐための基本的なハードウェア側の対策としては、データ線1本1本についてフィルタを個別に設定するといった丹念な処置がある。

【0006】 このような処置は、総括的に電磁干渉(EMI: Electro-Magnetic Interference)と呼ばれているものの対策であって、製品あるいはシステム全体として特定の団体や国で定められるいは世界的に定められている許容値(規格値)をパスしようとする対策である。

【0007】 このようにデータ線に主たる照準をあわせて処置がされる理由は、EMIは輻射は、内部回路などから起きる場合よりも、いわゆるデータ線の集合としてのバス、インターフェイス・ケーブルから起きる場合において問題となる場合が多く見受けられるからである。後でも説明するように、インターフェイス・ケーブルがEMI輻射用のアンテナとなっており、ケーブルが長ければ長いほどEMI輻射が増大するという性質があるからである。インターフェイス・ケーブル等は、そもそもが分離して離れている機器同士を仲介して接続するための分離可能な部品であること等が多いため、実用に汎用に耐えるためにある程度の長さを必要とすることになるからである。

【0008】 現在では、コンピュータやその関連機器におけるハードウェアの高密度化が進んできていて、急激にその複雑さを増してきている。データ線の数が多くなることはこのことと密接に関係している。特に、液晶表示装置(LCD: Liquid Crystal Display)においては、表示の高密度化に伴って多数の画素が配置されており、これらを個別に駆動させるために、ソース線、ゲート線等のデータ線が数多く並行して設けられるに至っている。従って、データ転送を実現するためのデータ線の総数はきわめて莫大になってきている。

【0009】 図1は、LCDの例として、薄膜トランジ

スタ (TFT:Thin Film Transistor) を用いたLCDモジュール10の構成を示す。ゲートアレイ11から延びるデジタル・データ・バス及びクロック20は、X-ドライバ(データ・ドライバまたはソース・ドライバともいう)30及びY-ドライバ(ゲート・ドライバともいう)40に対して個々に丹念に接続されており、XとYとで特定されるピクセル電極におけるTFTを駆動することができるようにされている。

【0010】ここでゲートアレイ11は、これらドライバへの信号の供給を制御(コントロール)する等の機能の面から、LCDコントローラ11とも呼ばれている。これらLCDコントローラやドライバは、ハードウェアとしては、内部配線された内部論理(ロジック)装置、例えばLSIとして実現されている。カラーLCDにおいては、RGBの3色ごとに別個に交互にピクセル電極を必要としているため、データ線の数はいわゆる莫大なものになる。

【0011】LCDモジュールと言った場合には、ハードウェアとして、パネル(二枚のガラス基板で液晶を挟んだ状態のもの)のみでなく、照明(バックライト)のような周辺部材を含めたものを指す場合もあり、さらには、システムに接続するコネクタ端子までを備えている場合もある。従って、この用語「LCDモジュール」の意義は、図1に表現されている構成に限定されるものではなく広く解釈されるべきものである。

【0012】ところで、信号のデータ転送とEMI放射との間には、以下の(a)～(c)のような関係(一般的性質)があることが知られている。

(a) n本のインターフェイス信号に同じ波形のデジタル信号を送る場合のEMI放射は、1本の信号にその信号を送る場合のn倍となる。

(b) EMI放射は信号の周波数成分に比例し、信号の繰り返しが遅くなればなるほど強くなる。例えば、デジタル信号がH L H L (パルス表示としては1 0 1 0: Hは高、Lは低)を単純に繰り返すような場合には、最も強いEMI放射が生じる。時系列的に送られてくる単位時間(ここでは4ビット)あたりでのデジタル量の変化が最も頻繁に起きることになるからである。

(c) インターフェイス・ケーブルがEMI放射のアンテナとなり、ケーブルが長ければ長いほどEMI放射は増大する。すなわち、ケーブルとして外部に出ている部分とその長さの問題となっている。

【0013】これらの関係(一般的性質)を前提とし、特に(b)の関係(一般的性質)に着目してEMI放射を削減する工夫をまとめるならば、以下の(A)～(G)に分けることができる。

【0014】(A) データ転送におけるデータ変化量そのものを削減する。

(B) データ変化量を削減するためにデータ全部あるいは一部を反転する(データを加工する)。

(C) データ変化量の評価方法を工夫する。

(D) データ変化量の評価方法を簡素化(簡略化)する。

(E) データ変化量の削減によって不要輻射を減少させる。

(F) データ変化量の削減によって消費電力を削減する。

(G) データ変化量の評価結果の利用方法を選択する。

【0015】これらの(A)～(G)の工夫について逐次検討してみる。

【0016】まず、(A)に関する従来技術を挙げる。と、特開平8-79312号公報がある。これは、不要輻射を生じさせる場合として最悪と考えられる特定の転送データ(1010が交互に転送されるデータ)に対して、時系列にデータを加工することでその変化量を削減するものである。この技術では特に冗長な制御信号を追加することなく、特定の条件下において効果を発揮することができる。しかし、データの加工の結果、データの変化量として逆効果となってしまう場合さえ存在する。これらの逆効果となってしまう場合においても、冗長な制御信号の追加によって回避できるとする記述がみられるものの、それをいかなる制御信号によって回避するかについての具体的な制御方法にまでは言及がされていない。

【0017】ここで(B)に関する従来技術は、データの変化量が最小になるようにデータを反転させ、冗長な反転信号と共に転送するものである。データ変化量の削減の結果は、不要輻射等を削減することになり(E)、熱損失によるロス等を除いて考えるならば消費電力を削減すること(F)にもつながる。

【0018】ところで、データ変化量を評価するにあたっては、時系列的に送られてくるn本のデータ変化を検出(変化ビットを多数決によって判定)することが基本となってくる。換言するならば、データ線を通じて時系列的に平行に送られてくる平行な複数データを対象にして、デジタル量としてのビット変化である0と1との間での相互の変化(すなわち、データの遷移)があるか否かについて平行に多数決判定をするのである。

【0019】このような多数決判定をする理由は、多数決判定の対象となったデータ全体を反転した場合に反転修正の効果が得られるようにするためである。変化(遷移の生じた)ビットが全体に占める割合が過半数を超えている場合に初めて、全体の反転(0の場合は1に修正し、1の場合は0に修正する)修正によって優位に(すなわちビット変化を減らすように)処理できるからである。このことは、既に説明した関係(一般的性質)のうちの(a)から容易に理解できる。多数決判定の結果に基づく反転の効果の意義を端的に述べるならば、多数決判定の結果として優位な判定が得られる場合とは、反転した方がよい場合を意味することとなり、反対に多数決

判定の結果として優位な判定が得られない場合は、反転しない方がよい場合を意味することとなる。

【0020】多数決判定をする対象のデータ線の数が偶数の場合には、その分岐点として同数で引き分けという場合もあり得るが、この場合には反転しても反転しなくても反転修正の効果は同じということになる。従って、反転をしても意味がないことになって、この場合は、優位な判定が得られない場合に属するとして処理した方が効率的であると言える。

【0021】ここで、近年、液晶表示装置等のデータ転送幅(n本)が色数、解像度の増加に伴い非常に多くなってきていることを考慮すると、その全てを厳密な多数決で済ませようとするのは適当ではなくなっている。なぜならば、データ転送の速度は一般的に非常に速いことが要求されているためであり、その多数決をとるために要する速度によって全体の流れが律せられることのないようにするためには、きわめて短時間のうちにnビットの厳密な多数決判定を行なわなければならないからである。

【0022】なるほどn本が多数ではなく少数で済ませることができるのであれば、総量としてのデータ変化量が大きくなることはないであろう。従って、特別にデータを加工してまで不要輻射を抑える必要が生じる可能性は低いことであろう。

【0023】しかし、前述の関係(一般的性質)(a)から容易に理解できるように、nが大きな数になることに比例して不要輻射を増加(悪化)させることになり、事態はきわめて深刻になってくる。後に、多数決判定を短時間で実行するには、その判定回路自体がn本の組合せの接続を必要とするために全体での相互の結線数(配線数)までを考慮すると巨大にならざるを得なくなり、現実的な回路としての実現が困難となる。さらに都合が悪いことには、巨大な判定回路自身による不要輻射あるいは消費電力の増加、さらには、回路規模が大きくなることによるコストの増加、が懸念される。

【0024】

【発明が解決しようとする課題】本発明は、EMI輻射を削減する工夫として、主として上述の(B)におけるようにデータを反転させて変化量を削減することに関わるものであって、本発明の目的は、多数決回路を複雑なものにすることなく、その変化量の判定方法およびその利用方法について新規な技術を提供することにある。

【0025】

【課題を解決するための手段】まず、本発明では、非常に大規模な多数決判定回路になってしまうことを避けるために、データ線をブロックに分けて特定し、そのブロック内におけるデータ遷移の多数決結果の優位性の有無から冗長な制御信号を得て、これを反転情報として利用する。この反転情報は、転送データが実際に加工(反転)されているか否かということすなわち復元をすべ

き否かに関わる情報をもつものであり、別個のデータ線を通じて転送されて利用することができる。

【0026】また、本発明では、n本より小さなm(mは自然数)本単位のs(sは自然数)個のブロックに分けて($n=m \times s$)、このブロック単位でもって多数決を判定して、その結果であるs個の情報に対してさらに多数決判定を行うように簡素化することができる。

(D)、非常に小規模で高速な判定回路を実現でき、ひいては現実的に実現可能なコストをもって(E)あるいは(F)の効果を得る。

【0027】また、小ブロックでの多数決の結果を、LCDコントローラ内部等のm本単位のデータ転送に利用するデータ反転に利用することができる。すなわち、小ブロックとしての予選結果を内部で使い、n本全体としての本選結果を外部で使うことができる。

【0028】

【発明の実施の形態】本発明の実施例は、従来技術としても紹介したように、データ線が多いことで特に問題となってくる、LCD表示装置内部のLCDコントローラからソースドライバに至るデータすなわち画像データで説明することにする。

【0029】図2は、ゲートアレイ11(又はLCDコントローラ)の出力からデジタル・データ・バスを通じてX-ドライバ30(データ・ドライバまたはソース・ドライバ)へ入力されるために用意される、データの最小繰返し単位を示すものである。

【0030】再度、図1を参照して説明するならば、ゲートアレイ10から、デジタル・データ・バス及びクロック20を通じて、X-ドライバ(データ・ドライバまたはソース・ドライバともいう)30及びY-ドライバ(ゲート・ドライバともいう)40へと、データ線sを信号が転送されていくため、比較的長く設けられることになるデジタル・データ・バス及びクロック20の部分の問題となるからである。

【0031】すなわち、このような問題となる部分とそうでない部分との切り分けをする意味から、「内部(internal)」とは、ゲートアレイ(又はLCDコントローラ)10の内部回路のことを指すものとする。「外部(external)」とは、デジタル・データ・バス及びクロック20から先の部分を指すものとする。この定義は、既に説明した関係(一般的性質)(c)に著目したものである。「外部」はさらに、X-ドライバ(データ・ドライバまたはソース・ドライバともいう)30及びY-ドライバ(ゲート・ドライバともいう)40を含むことになるが、「外部」であってもこれらドライバの内部においては内部論理(ロジック)装置としてデータの復元が実現される。

【0032】かかる定義に従うと、転送のデータ線を間に挟んで、転送における送り手側(transmitter)はほぼ内部に対応し、転送における受け手側(receiver)は全体

としてほぼ外部に対応する。本発明におけるE/M上の問題では、送り手側からデータ信号が外部へ出ている間、より具体的には、外部へ出てから受け手側の内部に取り込まれるまでを重要な部分として捉えている。

【0033】カラーLCDでは、3原色のRGBに対応する信号がその階調の深さ(2ⁿ)に応じてn本ずつあり、さらに高解像度に対応するためにデータの転送速度との兼ね合いでデータ転送幅を倍にして構成しているものがある。図2においても、奇数(E: Even)と偶数(O: Odd)との両方が用意されて転送データ幅が倍にされて構成されている。この場合、データ幅としては、階調の深さを6ビット(6.4階調=2⁶)とすると、そのデータ線総数は36本(=3×6×2)にもなってしまう。以下の回路では、n本のデータ線で転送されるデータとして、このような単位での送出データを想定しながら説明を進めることにする。ここで各線に6と表示してあるが、これは、データ線が本集合しているものであることを意味する。以下の表記方法も同様である。

【0034】既に説明したように、これらの全データ線上におけるデータが同時に変化するようにデータが送られる場合に、最大の不要輻射を生じることになる。このような全数のうちからデータ遷移の数について優位な判定が得られる場合あるいは優位な判定が得られない場合の区別を明確に認識するために、「冗長な制御信号(Invert)」を追加することに、さらには、データの「極性(polarity)」を定義することにする。

【0035】さらにInvertが「偽(False)」のときはデータの加工を行っていないとして0で表現し、Invertが「真(True)」のときはデータは全ビット反転されているものとして1で表現することにする。ここで、冗長な制御信号(Invert)を転送するさらなる1本を考慮して、全体として36本+1本のデータ転送系を構成する。

【0036】以上の定義は、正論理に従った定義であるが、もしも負論理に従った定義をするならば、真(True)が0となり偽(False)が1ということになる。このような極性の定義にいかなるものを採用し正/負の論理にいかなるものを採用するかは、当事者にとっては選択事項であり、本発明の技術的範囲内において容易に改変が可能である。従って、かかる定義の違いによって本発明の技術的範囲が狭く解釈されるべきではない。

【0037】このことを前提として、便宜上、「多数決判定において優位な判定が得られる場合」とは、データの「極性(polarity)」が正論理に従った場合に、Invertが真(True)として、データは全ビット反転されて、データの加工が行われていることを意味するものと定義しておくことにする。

【0038】これは反対に、便宜上、「多数決判定において優位な判定が得られない場合」とは、データの「極性(polarity)」が、正論理に従った場合に、Invertが偽(False)として、データは何らビット反転されてお

らず、データの加工は行われていないことを意味するものと定義しておくことにする。

【0039】全体の動作の流れを説明する。データの送り手(LCDコントローラ)では36本の送出データを前回において送出したデータとビット毎に比較し、ビットの変化の有無を示すデータを得る。これによってデータ変化である遷移を検出することが始まる。

【0040】次に、この変化の有無の数を平行に転送されるデータ幅を対象として過半数(多数決)判定を行い、ビット変化が18本を超える(厳密には19本以上の場合)データを送出しなければならぬ場合にはそのデータの全ビットを反転しInvert信号を真(True)として同時に送出する。ビット変化が18本を超えない場合(厳密には18本以下の場合)はInvert信号を偽(False)として同じく同時に送出する。これらのデータの操作により、最悪の場合を想定しても最大36本のビット変化が18本のビット変化にまで削減することができる。データの受け手(ソースドライバ)ではInvert信号とデータの各ビットとの排他的論理和をとることで反転された状態で転送されてきたという事実を知ることができ、反転された内容の状態から元のデータを復元することができる。

【0041】このような動作を実現する回路構成例100を図3に示す。これらは、ハードウェアとして送り手側であるゲートアレイ(又はLCDコントローラ)10の内部回路として、LSI等の内部論理(ロジック)装置として実現される。動作制御のタイミングに必要となるクロックは、図1のデジタル・データ・バス及びクロック20内のデータ線を通じて別系統をもって与えられる。

【0042】まず、D-FF(データ・フリップ・フロップ回路またはデータ・ラッチ回路)102で入力データをラッチする。次にEX-OR(排他的論理和)104で一つ前のデータとの比較を行ない36ビットのMAJORITY(多数決判定)を106で行う。判定結果を前回のInvert信号とのEX-OR(排他的論理和)108を行い、D-FF(データ・フリップ・フロップ回路またはデータ・ラッチ回路)110で102のD-FF(データ・フリップ・フロップ回路またはデータ・ラッチ回路)のデータとタイミングを合わせ36ビットのデータにEX-OR(排他的論理和)112を行い、データの反転をInvertに応じて行う。加工(反転)されたデータは、InvertとのEX-OR(排他的論理和)114を行うことで、復元することができる。

【0043】図3の106においては、36本の信号のビット変化の多数決判定を高速に行う必要がある。

【0044】図4に示される従来技術では、36C₁₈の組合せ(約4.7×10⁸)回路を構成しなければならぬ。一般的に示せば、全データ線数のn本を半分のn/2本としてn_{C_{n/2}}の組合せを入力AND条件として各々のプロ

ックで計算して、さらに、各々のブロックから得られた $C_{n/2}$ の組合せを入力OR条件として計算して出力とするのである。

【0045】しかし実際の回路規模としては非常に大きなものとなり、現実問題としてその実現が困難である。図6及び図7には、従来技術としての、6入力の場合の多数決回路が例示されている。6という小さい数でさえかなりの配線数になってしまうということが、これらの図における相互の結線数（配線数）などの複雑さから理解できる。

【0046】そこで本発明では、まず、多数決を判定する方法（図3）の106を実現可能な方法として、 n 本を一度に多数決をとるのではなく、 n 本より小さな m 本単位の s 個のブロックに分け（ $n=m \times s$ ）、ブロック単位で多数決を判定しその結果である s 個の情報に対して2回目の多数決判定を行うことにより、効率的に高速に処理できる多数決判定を行うことができるようになる。

【0047】具体例として $n=36$ の時、 $m=6$ 、 $s=6$ としてブロックに分ける例を挙げる（図5）。まず、各ブロックの6本のビット変化（遷移した数）の多数決を判定する。ここでは、6本のうち4本以上で反転すれば、このブロックは過半数のデータが反転するとみなす。各ブロックからの判定結果の6個の情報で再度多数決を判定する。ここでは6個のうち4個以上で反転であればデータ全体を反転すべきであると判定する。

【0048】この判定基準の場合には、最悪ケースとして、1回の多数決において36本中27本のデータ変化（例えば、各ブロックが“6-6-6-3-3-3”として構成されている）の場合にはデータ全体を判定する判定が出ないことになってしまう。つまり、効率化を重視するあまり正確な多数決判定が行われないことがある。36本同時に多数決を判定する方法で得られる最大変化量の半分までデータ変化量を減らせる効果が、本発明の判定を簡略化する方法では最悪ケースにおいては75%までしか減らすことができないことを示している。しかし、この状況はあり得るとしてもあくまでも最悪ケースである。実現可能な回路規模をもってデータの変化量を確実に削減することができるのであるからこの程度の不利益は問題にならないと考えられる。参考までに、この場合の実際のゲート数を見積もってみると、6入力の多数決回路当たり60ゲートで全部でも420ゲートなので十分実現可能である。

【0049】また、図8に示すように、 m 本ごとに特定されたブロック毎に正確な多数決結果（予選結果）が s 本分得られているので、別途 s 本の冗長な制御信号（Invert n ）を加えこれらを利用することで、例えばLCDコントローラ内部等の比較的配線量に対して余裕のある（例えば、配線または結線が密でない）内部のデータ線に対してだけ利用してやることで、信号反転によるデー

タ変化量を完全に半分まで減らすことができる。ブロック化していることと個々のブロックから制御信号（Invert n ）を得ていることが有機的に結びついて、効率的な処理が可能となるのである。

【0050】このことは見方を変えれば、第2段階の多数決処理においては（本線結果を得るために）本来ならば捨棄されてしまう第1段階の多数決処理の正確な結果（予選結果）が、データ転送が外部へ出て行く前に、内部で見直しのために再利用できることを意味する。

【0051】例えば、図6や図7に見られる複雑な結線（配線）の中でも、LCDコントローラ内部等の比較的配線量に対して余裕のあるデータ線に対してだけ利用することによって、信号反転によるデータ変化量を完全に半分まで削減することができるようになる。一般的に、外部への転送のためのデータ線についての制約に比較して、内部の配線に対しての制約の方が少ないといえるので、転送前にこの手法を利用することは十分に有効であると言える。

【0052】図9以上の動作を実現する回路構成例200を示す。図2と回路が共通している部分について先に説明しておくとして、202で入力データをラッチする。次にEX-OR（排他的論理和）204で一つ前のデータとの比較を行ない36ビットのMAJORITY（多数決判定）を206で行う。判定結果を前回のInvert信号とのEX-OR（排他的論理和）208を行い、D-FF（データ・フリップ・フロップ回路またはデータ・ラッチ回路）210で202のD-FF（データ・フリップ・フロップ回路またはデータ・ラッチ回路）のデータとタイミングを合わせ36ビットのデータにEX-OR（排他的論理和）212を行い、データの反転をInvertにに応じて行う。加工されたデータは、InvertとのEX-OR（排他的論理和）214を行うことで、復元することができる。

【0053】ここでは、MAJORITY（多数決判定）206で多数決判定を行い、ここから正しい多数決結果を得て、内部ロジック224部分のデータ反転を、EX-OR（排他的論理和）212、EX-OR（排他的論理和）226で行う。また、同じMAJORITY（多数決判定）206からの多数決結果を得て、MAJORITY（多数決判定）216で多数決判定を行う。すなわち、図3でのMAJORITY（多数決判定）106に相当する部分が、ここでのMAJORITY（多数決判定）206とMAJORITY（多数決判定）216とを結合したものの（破線内）に相当している。このことは、図3と図9とを比較してみても容易に理解できる。

【0054】外部のデータ反転については、EX-OR（排他的論理和）226、EX-OR（排他的論理和）214で行う。EX-OR（排他的論理和）226においては、内部と外部の反転結果を排他的論理和をとることによって共用することができる。

【0055】図10を参照すると、ここでの内部と外部とでの共用の意味が容易に理解できる。図10の（b）

に示すように、本来ならば226の部分に2つの連続するEX-OR（排他的論理和）を配置して反転を繰り返す必要があるところを、図10の（a）のように1つのEX-OR（排他的論理和）を省略することができるために、余計な論理処理をしないで済むのであり、この分だけデータ転送を高速にできるというメリットがある。図10の（a）のロジックは、図9において用いられているものを拡大して取り出したものである。

【0056】本発明を利用すれば、データをブロック毎に分けると、取り扱うデータの特徴を考慮することによって効率よく予選結果によるデータ削減を行うことができる。例えば、扱うべきデータがR（赤）G（緑）B（青）のデータである場合、これらのデータ毎に信号が一度に反転する機会が多いという特徴がみられるので、かかる特徴を利用してRGBそれぞれを単位としたブロック化することなどが考えられる。

【0057】本発明は、正確な多数決と簡略化された多数決の両方の結果を持つことによって、配線量の多少に応じてデータ反転のランク（基準）を適時選択することができ、コントローラ内部のデータバスとコントローラ外部のデータバスとでそれぞれ比較的小規模な追加回路で効果的なデータ変化量の削減が行える。

【0058】以上、本発明の例としては、LCD表示装置内部のデータバスを挙げて説明してきたが、データバスはPC（パーソナルコンピュータ）からCRT表示装置までに幅広く用いられている。伝送経路、CPU内部、等多数のデータ線を有しかつデータ転送を行う装置内部または装置間についても、幅広く本発明の技術的思想を適用することが可能である。

【0059】また、図3及び図9の論理回路は本発明を実施することができる最良の実施形態としての一構成例にすぎず、当業者であれば、設計変更などの通常の創作能力の発揮によって様々な変更が容易に行い得る。

【図面の簡単な説明】

【図1】本発明が実施可能であるLCDの例として、薄膜トランジスタ（TFT）モジュール10の構成を示す図である。

【図2】本発明におけるデータ転送の説明に用いる、LCD表示装置内部のLCDコントローラからソースドラ

イバに至るデータを転送するために、奇数(Even)と偶数(Odd)との両方を用意して転送データ幅を倍にして構成したデータ線図である。

【図3】本発明の実施例として、データの送り手側と受け手側について、データの変化（データ遷移の数）の測定、多数決判定、転送、冗長な反転信号(Invert)の転送、および、復元を実現するための回路図である。

【図4】従来技術において、36C18の組合せ（約4.7×10⁹）回路を構成した場合の模式図である。

【図5】本発明の実施例である、多数決を判定する方法として、n本を一度に多数決をとるのではなく、n本より小さなm本単位のs個のブロックに分け（n=m×s）、ブロック単位で多数決を判定しその結果であるs個の情報に対して2回目の多数決判定を行う場合の回路の構成を示した模式図である。

【図6】従来技術における、6入力多数決回路の構成を示した回路図である。

【図7】従来技術における、6入力多数決回路を用いた36入力多数決回路の構成を示した回路図である。

【図8】また、ブロック毎に得られたs本の冗長な制御信号(Invert')を利用して、多数決結果の見直しをするための回路の構成を示した模式図である。

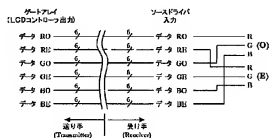
【図9】本発明の実施例として、ブロック毎に得られたs本の冗長な制御信号(Invert')を利用して、データの送り手側と受け手側について、データの変化（データ遷移の数）の測定、多数決判定、転送、冗長な反転信号(Invert)の転送、および、復元を実現するための回路図である。

【図10】（b）のように2つの連続するEX-OR（排他的論理和）を配置して反転を繰り返す必要があるところを、（a）のように1つのEX-OR（排他的論理和）を省略することができることを説明した図である。

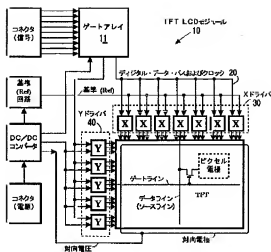
【符号の説明】

- 10 LCDモジュール
- 11 ゲートアレイ（LCDコントローラ）
- 20 デジタル・データ・バス及びクロック
- 30 X-ドライバ（データ・ドライバまたはソース・ドライバ）
- 40 Y-ドライバ（ゲート・ドライバ）

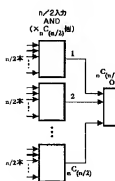
【図2】



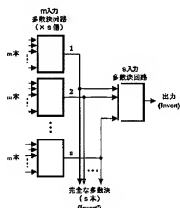
【図1】



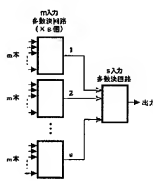
【図4】



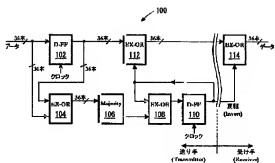
【図8】



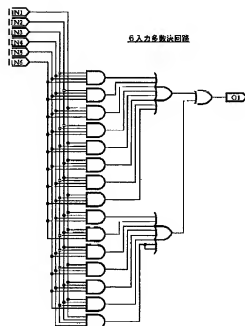
【図5】



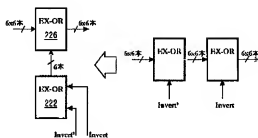
【図3】



【図6】



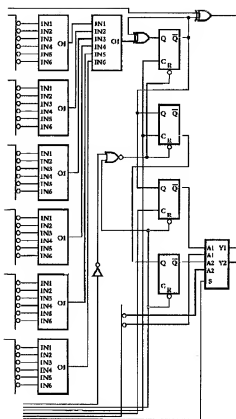
【図10】



(a)

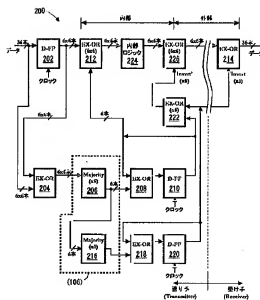
(b)

【図7】



5入力を重畳接続を用いた3入力の対決回路

【図9】



フロントページの続き

(72)発明者 中野 正士
 神奈川県大和市下鶴間1623番地14 日本ア
 イ・ビー・エム株式会社 大和事業所内

Fターム(参考) 5B077 AA16 GG03 HH03 MM01 NN07
 5B083 AA08 BB11 EE11 EF01 EF02
 EF05 GG04
 5C080 AA10 BB06 DD12 DD22 DD26
 EE01 EE17 EE29 FF12 GG02
 GG12 JJ02 JJ03